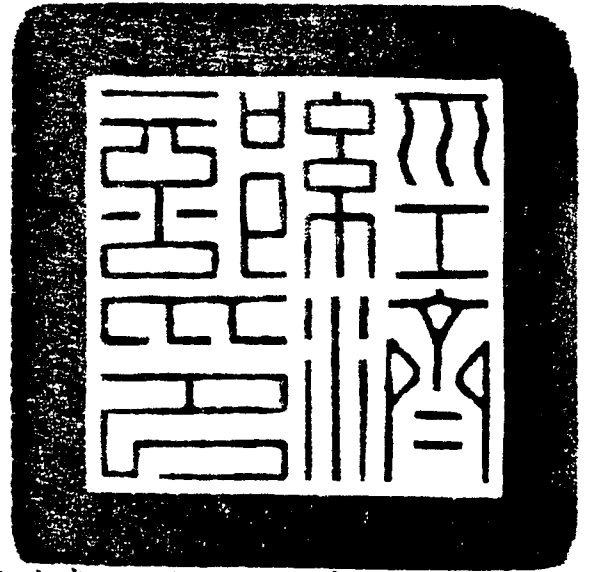


## 經濟部 公告

發文日期：中華民國115年5月22日  
發文字號：經授產字第11551014550號  
附件：公告事項



主旨：公告本部「產業升級創新平台輔導計畫」項下主題式研發計畫「半導體及矽光子用材料推動計畫」公告事項，自公告之日起正式受理申請。

依據：經濟部協助產業創新活動補助獎勵及輔導辦法。

公告事項：「半導體及矽光子用材料推動計畫」公告事項詳如附件。

部長 龔明鑫

本案授權產業發展署決行

裝

訂

線

# 「半導體及矽光子用材料推動計畫」公告事項

## 一、計畫目標

臺灣半導體產業以晶圓製造為核心，串聯 IC 設計、製造與封裝測試形成完整聚落。近年 AI 伺服器與高速運算推動先進節點、高密度封裝與資料中心光電整合加速發展，使「矽半導體與化合物半導體材料」及「矽光子材料」由各自成長的供應鏈，逐步匯聚為支撐次世代運算與互連的關鍵材料體系。臺灣具備完整製造與封裝場域，可將材料研發推進至製程相容與量產驗證，但高階材料、關鍵原物料與導入驗證能量仍待系統性輔導與跨域串聯，以加速技術升級並提升供應鏈韌性。

在矽半導體與化合物半導體材料方面，全球市場規模持續擴大，如 ISTE 調查顯示矽半導體材料 2026 年達 772 億美元、我國需求約 232 億美元占 30.1%；Fuji Chimera Research 市調機構指出，全球化合物半導體產業於 2026 年市場預估規模將達到 422.8 億美元，材料市場規模將達 84.6 億美元以上，材料供應穩定性、導入時程與驗證效率已成產業競爭力關鍵。然國內雖具高純度前驅物、ALD/CVD 沉積材料、光阻配套化學品及先進封裝材料等研發基礎，高階材料仍多仰賴國際供應，且面臨製程相容、量產一致性與客戶導入驗證等挑戰；化合物半導體上游原物料與磊晶材料亦高度仰賴進口，供應風險與成本壓力浮現。爰此，本項工作在既有推動架構下，聚焦先進製程與先進封裝（FinFET、PLP、CoWoS 等）關鍵材料之技術輔導與導入驗證，並強化長晶粉體、晶圓基板與導熱等關鍵技術之在地化與製程相容能力，降低導入與驗證門檻、縮短導入周期，建構更具韌性的半導體材料供應鏈。

在矽光子材料方面，HPC 與資料中心擴張帶動光學互連快速成長，LightCounting 市調機構指出，全球矽光子光收發模組於 2026 年市場預估規模將達到 83.7 億美元，其中材料市場規模推估將達 46 億美元以上，材料已由製程配套轉為影響量產可行性與導入時程的關鍵項目，我國雖累積光電材料研發、量產與驗證能量，但光耦合、光路傳輸、精準對位與光電轉換等關鍵材料仍高度仰賴國外供應。適時引導國內材料業者投入研發與技術升級，並串聯下游應用端進行實際製程與應用驗證，加速材料商品化，逐步建立矽光子材料自主供應體系，提升供應穩定性與導入效率，支撐產業長期發展。

## 二、補助資格條件

本計畫可由單一企業或多家企業聯合提出申請，如為 2 家以上之聯合提案，須由其中一家企業擔任主導單位提出申請。申請資格為：

- (一) 國內依法登記成立之獨資、合夥、有限合夥事業或公司。
- (二) 非屬銀行拒絕往來戶，且淨值（股東權益）為正值。
- (三) 不得為陸資投資企業（依本部投資審議司公布之最新陸資來臺投資事業名錄）。

## 三、計畫範疇

- (一) 矽半導體製程與封裝材料：如高深寬比光阻材料、CMP 製程材料及先進封裝用厚膜功能層材料等 CFET/FinFET 製程、先進封裝和異質整合晶片用材料，並導入材料特性  $\alpha$ -site 驗證與下游廠商  $\beta$ -site 驗證。

(二) 化合物半導體材料：如高純度銻金屬、散熱增益材料及功率晶片用大尺寸基板材料等，並導入材料特性  $\alpha$ -site 驗證與下游廠商  $\beta$ -site 驗證。

(三) 矽光子材料：如光路材料及光收發模組複合基板材料等，並導入材料特性  $\alpha$ -site 驗證與下游廠商  $\beta$ -site 驗證。

#### 四、審查重點(包含成效指標)

##### (一) 創新部分：

提案業者所提計畫開發項目及規格需符合下列規範，導入下游廠進行  $\beta$ -site 場域驗證證明或其他證明資料(如採購訂單等)，詳述如次：

##### 1. 矽半導體製程與封裝材料開發項目及規格：

###### (1) 高深寬比光阻材料：

純度 $\geq 99\%$ ；個別金屬離子含量 $\leq 10\text{ppb}$ ；感度：曝光量 $\leq 100\text{mJ/cm}^2$ ；解析度： $L/S \leq 350\text{nm}$ ；粗糙度： $LWR \leq 40\text{nm}$ ；深寬比 $\geq 10:1$ ；溶解度 $\geq 25\%$ ；分子量 $\geq 10,000$ ；PDI：1~1.5

###### (2) CMP 製程材料(用於 12 吋晶圓)

A. 高效 CMP 前置研磨材料：鑽石-玻璃複合材料，鑽石:玻璃=0.5:1~0.3:1 範圍，鑽石研磨粒平均粒徑(D50) $\leq 7\mu\text{m}$ ；均勻性(PDI) $\leq 0.2$ ；孔隙率 $\geq 30\%$ ；抗折強度 0.1~2kg/mm<sup>2</sup>；研磨晶圓前後 Bow 變化量 $\leq 300\mu\text{m}$ ；後拋光移除量 $\leq 20\mu\text{m}$

B. 研磨用應力緩衝層：光學透明度(@365nm) $\geq 90\%$ ；黏彈阻尼：0.1~0.3MPa；幅寬 $> 800\text{mm}$ 、塗佈長度 $> 500\text{m}$ 、厚度均勻性 $\leq 5\mu\text{m}$ 、整體厚度 $> 100\mu\text{m}$ ；塗佈

缺陷( $>50\mu\text{m}$ ) $\leq 10$  顆/ $\text{m}^2$ ；晶圓研磨後厚度  $\leq 150\ \mu\text{m}$ ；附著性測試(對基材)： $180^\circ/90^\circ$ 剝離(Peel test)；可靠度測試： $85^\circ\text{C}/85\%\text{RH}$

C. 用於 hybrid bonding 研磨液：腐蝕速率 $\leq 10\text{nm/hr}$ ；分散劑穩定性有效範圍 pH 值： $9\sim 10.5$ ；研磨粒子 Zeta 電位： $-30\text{mV}\sim -60\text{mV}$ ；對奈米金銅的移除率： $100\sim 300\text{nm/min}$ ；對奈米金銅靜態蝕刻速率 $< 50\text{A/min}$ ；奈米金銅/介電層移除選擇比 $< 0.95$

(3) 先進封裝用厚膜功能層材料(用於 12 吋晶圓)：

固含量 $\geq 20\%$ ；黏度： $8,000\sim 9,000\text{cps}$ ；單次塗佈厚度： $80\sim 120\mu\text{m}$ ；Td 1% $\geq 300^\circ\text{C}$ ；wafer TTV $\leq 7\mu\text{m}@10\text{min}@230^\circ\text{C}$ ；溶膠速度 $\geq 200\text{nm/s}$

2. 化合物半導體材料開發項目及規格：

(1) 磷化銦半導體用超高純銦金屬：

銦金屬純度 $\geq 6\text{N}$ ；錫元素含量 $\leq 0.4\text{ppm}$ ；鐵元素含量 $\leq 0.2\text{ppm}$ ；鎳元素含量 $\leq 0.2\text{ppm}$ ；其餘雜質總含量 $\leq 0.2\text{ppm}$ ；銦金屬為 ingot 狀，尺寸 $\geq 5\text{mm}$

(2) 化合物半導體模組用微流道散熱材料：

SiC 單晶含柱狀體微流道高寬比 $> 1$ ；導熱係數 $> 350\text{W/mk}$ ；微流道散熱材料與 TIM 層熱阻 $< 1\text{K/W}$ ；微流道結構封裝接合強度 $> 2\text{kgf/mm}^2$ ；平整度 $< 100\mu\text{m}$ ；40 psi 操作水壓無滲漏

(3) 化合物半導體功率晶片用大尺寸基板材料：

擴散層摻雜濃度均勻性 <5%；Buffer layer 表面粗糙度  $R_a < 0.5 \text{ nm}$ ；具 p 型或是 n 型摻雜復合層摻雜載子濃度  $> 3 \times 10^{17} \text{ cm}^{-3}$

### 3. 矽光子材料開發項目及規格：

#### (1) 光路材料：

矽光子高折射率傳導膠：1.65~2.00；矽光子低折射率傳導膠：1.44~1.49；高折射率傳導膠厚度  $\leq 2 \mu\text{m}$ ；厚度均勻性  $NU \leq 5\%$ ；高折射率穿透率(@1550nm)  $\geq 92\%$ ；耐候性(85°C/85% RH/500hr)： $\Delta n \leq 3\%$ ； $T_g \geq 120^\circ\text{C}$ ；插入損耗  $\approx 10.5 \text{ dB}$ ；回波損耗  $\geq 55 \text{ dB}$ ；光學吸收： $< 1 \text{ dB}$ ； $dn/dT$ ： $\leq 1 \times 10^{-4}/^\circ\text{C}$ ；PDL： $< 0.1 \text{ dB}$ ；帶寬： $> 100 \text{ nm}$

#### (2) 光收發模組複合基板材料：

高速傳輸關鍵材料：層壓樹脂接觸角  $< 40^\circ$ 、 $D_f < 0.01$ ；複合 PCB 基板埋入陶瓷  $k > 170 \text{ W/m}\cdot\text{K}$ 、 $\text{CTE} < 4 \text{ ppm}$ ；複合 PCB 基板埋入陶瓷與 Cage 介面熱阻  $< 1 \text{ K/W}$ ；複合 PCB 基板抗折強度  $> 100 \text{ MPa}$ ；複合 PCB 基板 TC(-40~125°C)  $> 500$  次無板裂；複合 PCB 基板陶瓷埋入結構介面氣孔率  $< 10\%$

### 4. 其他經審查小組認定屬矽半導體、化合物半導體、矽光子關鍵材料或規格。

#### (二)市場營運規劃：

應具體提出國內外市場營運規劃(產品競爭者、財務價格、行銷及客戶等)及中長期營運策略等。

#### (三)提案團隊：

1. 申請本計畫之主導廠商應具有半導體材料研發之能力或與其合作之業者，主導專案計畫之執行，可帶動國內產業鏈之形成及群聚，開發高值化之新產品、高純度材料產品技術開發與生產技術之提升。
2. 本計畫可由 1 家業者主提或是與其他業者聯合提出申請，但以聯合提出申請者，應具產業上中下游及跨領域結盟，確定產業標準、擬定技術規格、建立共通平台，促進新興產業升級轉型。
3. 申請主導廠商應具供應薄膜電晶體液晶顯示器產業、積體電路製造業或半導體封裝業實績(如出貨單、發票或其他相關證明文件)；若主導廠商無供貨實績者，應提供符合上述規定之  $\beta$ -site 驗證之下游業者簽署同意驗證意願，或經審查小組認定，具有開發能量者。

(四)計畫全程效益(含相關投資計畫)：

包含計畫開發內容之市場需求、預計產值、直接或間接投資額、增加就業等，提案單位應透過量/質化效益描述呈現。

## 五、計畫時程

本案計畫自公告受理日起，時程以 18 個月為原則，如因導入下游驗證時程無法在前述期限完成者，申請人應敘明理由，計畫期程最長以 24 個月為限，計畫執行中若有需求得申請展延，最長不得超過 3 個月。(本案之矽光子材料屬新興計畫，依預算法相關規定，須俟 115 年度預算完成法定審議程序，並經總統公告後始得動支。)

## 六、應備申請資料

- (一)計畫申請表、公職人員利益衝突迴避法第 14 條第 2 項公職人員及關係人身分關係揭露表一式 1 份。

(二)計畫書一式 2 份。

(三)最近 3 年會計師簽證之查核報告書(若為影本須加蓋企業大小章)。

#### 七、申請程序

申請本專案計畫者，應於公告受理期間親送或郵寄計畫書，受理日期自公告日起至 115 年 6 月 30 日(郵寄日期以郵戳為憑；親送須於公告截止日當日下午 5 時前送達指定地址：臺北市信義路三段 41-2 號 10 樓)，由本部籌組專業審查小組進行審查(專家小組得視需要至現場訪視)，核定通過後簽約執行。

#### 八、其他注意事項

本公告未盡事宜，應依「經濟部協助產業創新活動補助獎勵及輔導辦法」、本主題式申請須知及其他相關法令規定辦理。